

DIALOG(R)File 347:JAP10

(c) 2005 JPO & JAP10. All rts. reserv.

05372500 **Image available**

ACTIVE MATRIX TYPE LIQUID CRYSTAL DISPLAY DEVICE

PUB. NO.: 08-328000 [JP 8328000 A]

PUBLISHED: December 13, 1996 (19961213)

INVENTOR(s): YAMAZAKI SHUNPEI

KONUMA TOSHIMITSU

KOYAMA JUN

OSAME MITSUAKI

APPLICANT(s): SEMICONDUCTOR ENERGY LAB CO LTD [470730] (A Japanese Company or Corporation), JP (Japan)

APPL. NO.: 07-160003 [JP 95160003]

FILED: June 01, 1995 (19950601)

INTL CLASS: [6] G02F-001/1335; G02F-001/133; G02F-001/136

JAP10 CLASS: 29.2 (PRECISION INSTRUMENTS -- Optical Equipment)

JAP10 KEYWORD: R002 (LASERS); R004 (PLASMA); R011 (LIQUID CRYSTALS); R096 (ELECTRONIC MATERIALS -- Glass Conductors); R119 (CHEMISTRY -- Heat Resistant Resins)

ABSTRACT

PURPOSE: To provide an active matrix type liquid crystal display device capable of improving the opening rate and shielding light for driving circuit parts without increasing the number of stages.

CONSTITUTION: This active matrix type liquid crystal display device has at least a first insulating substrate which has pixel parts formed out of TFTs and the driving circuit parts for driving these pixel parts on the same plane, a second insulating substrate which faces this substrate and has color filters and an liquid crystal material which is packed between the first insulating substrate and the second insulating substrate. The active matrix type liquid crystal display device is provided with three kinds of the color filters of R(red), G(green), B(blue) in superposition in the positions facing the driving circuit parts to constitute the light shielding films.

| (51) Int.C1. ⁶ | 識別記号 | F I |
|---------------------------|------|-------------|
| G02F 1/1335 | 505 | G02F 1/1335 |
| 1/133 | 550 | 1/133 |
| 1/136 | 500 | 1/136 |

審査請求 未請求 請求項の数 7 FD (全9頁)

(21)出願番号 特願平7-160003

(22)出願日 平成7年(1995)6月1日

(71)出願人 000153878

株式会社半導体エネルギー研究所
神奈川県厚木市長谷398番地(72)発明者 山崎 舜平
神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内(72)発明者 小沼 利光
神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内(72)発明者 小山 潤
神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内

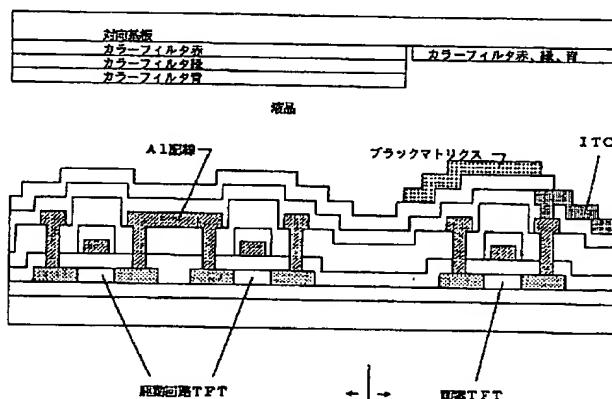
最終頁に続く

(54)【発明の名称】アクティブマトリクス型液晶表示装置

(57)【要約】

【目的】工程数を増やすずに、開口率を向上させ、駆動回路部の遮光のできるアクティブマトリクス型液晶表示装置を提供する。

【構成】TFTにより構成された、画素部および前記画素部を駆動する駆動回路部を、同一面上に有する第一の絶縁基板と、前記基板に対向し、カラーフィルタを有する第二の絶縁基板と、前記第一の絶縁基板と前記第二の絶縁基板との間に充填された、液晶材と、を少なくとも有する、アクティブマトリクス型液晶表示装置において、前記第二の絶縁基板上の、前記駆動回路部に対向する位置に、R(赤)、G(緑)、B(青)の三種のカラーフィルタを重ねて設け、遮光膜を構成する。



【特許請求の範囲】

【請求項 1】薄膜トランジスタが接続された画素が、複数マトリクス状に配置された画素部と、薄膜トランジスタにより構成された、前記画素部を駆動する駆動回路部とを、同一面上に有する第一の絶縁基板と、前記基板に対向し、カラーフィルタを有する第二の絶縁基板と、前記第一の絶縁基板と前記第二の絶縁基板との間に充填された、液晶材と、を少なくとも有する、アクティブマトリクス型液晶表示装置において、前記第二の絶縁基板上の、前記駆動回路部に対向する位置に、R(赤)、G(緑)、B(青)の三種のカラーフィルタが重ねて設けられることにより構成される、遮光膜が設けられていることを特徴とするアクティブマトリクス型液晶表示装置。

【請求項 2】薄膜トランジスタが接続された画素が、複数マトリクス状に配置された画素部と、薄膜トランジスタにより構成された、前記画素部を駆動する駆動回路部とを、同一面上に有する第一の絶縁基板と、前記画素部に対向する位置に設けられたカラーフィルタを有する、前記第一の絶縁基板に対向する第二の絶縁基板と、前記第一の絶縁基板と前記第二の絶縁基板との間に充填された、液晶材と、を少なくとも有する、アクティブマトリクス型液晶表示装置において、前記画素部には、ブラックマトリクスが設けられ、前記第二の絶縁基板上の、前記駆動回路部に対向する位置に、R(赤)、G(緑)、B(青)の三種のカラーフィルタが重ねて設けられることにより構成される遮光膜が設けられていることを特徴とするアクティブマトリクス型液晶表示装置。

【請求項 3】薄膜トランジスタが接続された画素が、複数マトリクス状に配置された画素部と、薄膜トランジスタにより構成された、前記画素部を駆動する駆動回路部とを、同一面上に有する第一の絶縁基板と、前記画素部に対向する位置に設けられたカラーフィルタを有する、前記第一の絶縁基板に対向する第二の絶縁基板と、前記第一の絶縁基板と前記第二の絶縁基板との間に充填された、液晶材と、を少なくとも有する、アクティブマトリクス型液晶表示装置において、前記画素部には、ブラックマトリクスが設けられ、前記駆動回路部は、前記ブラックマトリクスと同一材料によって構成される配線材を有し、前記第二の絶縁基板上の、前記駆動回路部に対向する位置に、R(赤)、G(緑)、B(青)の三種のカラーフィルタが重ねて設けられることにより構成される遮光膜が設け

10

20

30

40

50

られていることを特徴とするアクティブマトリクス型液晶表示装置。

【請求項 4】請求項 1～3において、遮光膜を構成する、R(赤)、G(緑)、B(青)の三種のカラーフィルタのそれぞれは、画素部に対向する位置に設けられた同種のカラーフィルタと、同一組成を有していることを特徴とするアクティブマトリクス型液晶表示装置。

【請求項 5】薄膜トランジスタが接続された画素が、複数マトリクス状に配置された画素部と、薄膜トランジスタにより構成された、前記画素部を駆動する駆動回路部とを、同一面上に有する第一の絶縁基板と、前記画素部に対向する位置に設けられたカラーフィルタを有する、前記第一の絶縁基板に対向する第二の絶縁基板と、前記第一の絶縁基板と前記第二の絶縁基板との間に充填された、液晶材と、

を少なくとも有する、アクティブマトリクス型液晶表示装置において、前記画素部には、ブラックマトリクスが設けられ、

前記駆動回路部は、前記ブラックマトリクスと同一材料によって構成される配線材を有し、前記第二の絶縁基板上の、前記駆動回路部に対向する位置に、遮光膜が設けられていることを特徴とするアクティブマトリクス型液晶表示装置。

【請求項 6】請求項 1～5において、駆動回路は、直接または薄膜を介して、液晶材に接していることを特徴とするアクティブマトリクス型液晶表示装置。

【請求項 7】請求項 1～6において、対向基板は、駆動回路に対向する大きさを有していることを特徴とするアクティブマトリクス型液晶表示装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明はアクティブマトリクス型液晶表示装置に関し、とくにその開口率の向上と工程の削減をはかったアクティブマトリクス型液晶表示装置に関する。

【0002】

【従来の技術】アクティブマトリクス型液晶表示装置とは、マトリクスの各交差部に画素が配置され、すべての画素にはスイッチング用の素子が設けられており、画素情報はスイッチング素子のオン／オフによって制御されるものをいう。このような表示装置の表示媒体としては液晶を用いる。本発明ではスイッチング素子として、特に三端子素子、すなわち、ゲート、ソース、ドRAINを有する薄膜トランジスタを用いる。

【0003】また、本発明の記述においては、マトリクスにおける行とは、当該行に平行に配置された走査線（ゲート線）が当該行の薄膜トランジスタのゲート電極に接続されているものを言い、列とは当該行に平行に配置された信号線（ソース線）が当該列の薄膜トランジ

タのソース（もしくはドレイン）電極に接続されているものを言う。さらに、走査線を駆動する回路を走査線駆動回路、信号線を駆動する回路を信号線駆動回路と称する。また、薄膜トランジスタをTFTと称する。近年、ビデオカメラのビュウファインダやプロジェクタの市場において、駆動回路をポリシリコンTFTを用いてガラス基板上に画素TFTと同時形成した液晶表示装置が主流になりつつある。さらに、その液晶表示装置の信頼性向上、基板サイズの縮小のため駆動回路を画素TFTと同様に液晶領域内に設けることがおこなわれている。

【0004】図2に示すのはアクティブマトリクス型液晶表示装置の第一の従来例である。この例にあるようにアクティブマトリクス型液晶表示装置は図2の上方に信号線駆動回路、左方に走査線駆動回路を配置し、信号線、走査線の駆動をおこなっている。図3は、図2の画素マトリクスの一部を拡大したものである。図3は対向基板上のブラックマトリクスとITO画素電極が重なることによってITO画素電極間の光を通さない領域を示している。ブラックマトリクスとは画素電極間の隙間やTFTエリアの光を遮る層で、パネルの開口率を決定し、表示輝度に重大な影響を与える。開口率とはブラックマトリクスの開口面積を画素セルの面積で割ったもので値が大きいほど表示には有利である。この例の断面図を図4に示す。カラー表示では輝度の向上が大きな課題であり、開口率を上げる必要がある。また、開口率を向上させることでバックライト等の光源の明るさを小さくすることができ、液晶表示装置の消費電力を低減させることができる。

【0005】

【発明が解決しようとする課題】ブラックマトリクスを対向基板に作る場合、TFT基板と対向基板との張り合せ精度から、図3に示すようにブラックマトリクスはITO画素電極に5～7μm程度入り込んでいるため開口部の面積を大きくできないという問題点があった。

【0006】図5に示すのはその問題の解決策を施した第二の従来例である。この例では、ブラックマトリクスを対向基板からTFT基板に移した。このとき、ブラックマトリクスとITO画素電極を同一基板上に形成するため、張り合せ精度が向上し重なり領域が2μm程度で済む。よって、ブラックマトリクスをTFT基板に移すことで、図3の例では、図3(A)に示す、開口率が約15%（重なり領域7μm）から、図3(B)に示す、約40%（重なり領域2μm）に大きく向上した。特に、前述した様に、対向基板を、駆動回路に対向する大きさを有するものとし、駆動回路を液晶領域の中に設けたものでは、駆動回路領域と画素領域が近接となるため、駆動回路においても遮光の必要が発生する。

【0007】画素の遮光のためのブラックマトリクスをTFT基板に移し、その遮光膜にて駆動回路の遮光を行った場合、遮光に関しては問題ないが、駆動回路のTFTと

ブラックマトリクスとの間の層間絶縁膜の容量が無視できなくなる。層間膜の厚さを3000Åとし、窒化膜を使用すると単位面積当りの絶縁膜の容量は 2.50×10^{-16} [F/μm²]となり、たとえば、駆動回路のクロックライン等に巾100μm、長さ50000μmの配線があった場合、駆動回路の配線とブラックマトリクスの間の容量は 1.25×10^{-9} [F]となる。このとき、駆動回路の配線の遅延時間は配線のシート抵抗を0.2 [Ω/μm²]とすると 1.25×10^{-7} [s]となり、数MHzで配線を駆動する場合に問題となる。駆動回路は画素TFTと比較して回路特性が重要で改善が必要である。

【0008】図6に示すのはブラックマトリクスを対向基板からTFT基板に移することで駆動回路特性が悪くなる問題の解決策を施した第三の従来例である。この例では、画素部のブラックマトリクスのみTFT基板に移し、駆動部のブラックマトリクスは対向基板に形成する。しかし、この場合、開口率は向上するものの、ブラックマトリクスをTFT基板と対向基板の両方に形成するため工程数が増えることになる。

10 20 30 40 50

【0009】本発明は、工程数を増やさずに、開口率を向上させた液晶表示装置を提供することを目的とする。本発明は、工程数を増やさずに、駆動回路部の遮光できる液晶表示装置を提供することを目的とする。

【0010】

【課題を解決するための手段】上記課題を解決するため、本発明は、薄膜トランジスタが接続された画素が、複数マトリクス状に配置された画素部と、薄膜トランジスタにより構成された、前記画素部を駆動する駆動回路部とを、同一面上に有する第一の絶縁基板と、前記基板に対向し、カラーフィルタを有する第二の絶縁基板と、前記第一の絶縁基板と前記第二の絶縁基板との間に充填された、液晶材と、を少なくとも有する、アクティブマトリクス型液晶表示装置において、前記第二の絶縁基板上の、前記駆動回路部に対向する位置に、R(赤)、G(緑)、B(青)の三種のカラーフィルタが重ねて設けられることにより構成される、遮光膜が設けられていることを特徴とするアクティブマトリクス型液晶表示装置である。

【0011】また、本発明の他の構成は、薄膜トランジスタが接続された画素が、複数マトリクス状に配置された画素部と、薄膜トランジスタにより構成された、前記画素部を駆動する駆動回路部とを、同一面上に有する第一の絶縁基板と、前記画素部に対向する位置に設けられたカラーフィルタを有する、前記第一の絶縁基板に対向する第二の絶縁基板と、前記第一の絶縁基板と前記第二の絶縁基板との間に充填された、液晶材と、を少なくとも有する、アクティブマトリクス型液晶表示装置において、前記画素部には、ブラックマトリクスが設けられ、前記第二の絶縁基板上の、前記駆動回路部に対向する位置に、R(赤)、G(緑)、B(青)の三種のカラーフ

ィルタが重ねて設けられることにより構成される遮光膜が設けられていることを特徴とするアクティブマトリクス型液晶表示装置である。

【0012】また、本発明の他の構成は、薄膜トランジスタが接続された画素が、複数マトリクス状に配置された画素部と、薄膜トランジスタにより構成された、前記画素部を駆動する駆動回路部とを、同一面上に有する第一の絶縁基板と、前記画素部に対向する位置に設けられたカラーフィルタを有する、前記第一の絶縁基板に対向する第二の絶縁基板と、前記第一の絶縁基板と前記第二の絶縁基板との間に充填された、液晶材と、を少なくとも有する、アクティブマトリクス型液晶表示装置において、前記画素部には、ブラックマトリクスが設けられ、前記駆動回路部は、前記ブラックマトリクスと同一材料によって構成される配線材を有し、前記第二の絶縁基板上の、前記駆動回路部に対向する位置に、R(赤)、G(緑)、B(青)の三種のカラーフィルタが重ねて設けられることにより構成される遮光膜が設けられていることを特徴とするアクティブマトリクス型液晶表示装置である。

【0013】また、本発明の他の構成は、上記の各構成において、遮光膜を構成する、R(赤)、G(緑)、B(青)の三種のカラーフィルタのそれぞれは、画素部に対向する位置に設けられた同種のカラーフィルタと、同一組成を有していることを特徴とするアクティブマトリクス型液晶表示装置である。

【0014】また、本発明の他の構成は、薄膜トランジスタが接続された画素が、複数マトリクス状に配置された画素部と、薄膜トランジスタにより構成された、前記画素部を駆動する駆動回路部とを、同一面上に有する第一の絶縁基板と、前記画素部に対向する位置に設けられたカラーフィルタを有する、前記第一の絶縁基板に対向する第二の絶縁基板と、前記第一の絶縁基板と前記第二の絶縁基板との間に充填された、液晶材と、を少なくとも有する、アクティブマトリクス型液晶表示装置において、前記画素部には、ブラックマトリクスが設けられ、前記駆動回路部は、前記ブラックマトリクスと同一材料によって構成される配線材を有し、前記第二の絶縁基板上の、前記駆動回路部に対向する位置に、遮光膜が設けられていることを特徴とするアクティブマトリクス型液晶表示装置である。

【0015】また、本発明の他の構成は、上記各構成において、駆動回路は、直接または薄膜を介して、液晶材に接していることを特徴とするアクティブマトリクス型液晶表示装置である。

【0016】また、本発明の他の構成は、上記各構成において、対向基板が、駆動回路に対向する大きさを有していることを特徴とするアクティブマトリクス型液晶表示装置である。

【0017】本発明は上記の課題を克服した、工程数を

増やさないで開口率を向上させるものであり、その構成を図1に示す。この例では、画素部のブラックマトリクスを、開口率向上のためTFT基板上に設け、駆動回路部の遮光膜としてカラーフィルタR、G、Bを、対向基板上の同一位置に三枚重ねて設ける。図10にカラーフィルタR、G、Bの分光特性を示す。カラーフィルタR、G、Bを三枚重ねると、図10に示すように可視光が透過せず、遮光膜として用いることができる。また、駆動回路上に、画素部のブラックマトリクスと同層の遮光膜を作る必要がないため、画素部では、ブラックマトリクスとして用いられている材料を、駆動回路部の配線材を構成する材料として用いることが可能である。

【実施例】

【0018】以下に本実施例におけるアクティブマトリクス回路を用いた液晶表示装置の基板の作製方法の説明を行う。以下、本実施例のモノリシック型アクティブマトリクス回路を得る制作工程について、図7を用いて説明する。この工程は低温ポリシリコンプロセスのものである。図7の左側に駆動回路のTFTの作製工程を、右側にアクティブマトリクス回路のTFTの作製工程をそれぞれ示す。まず、第一の絶縁基板としてガラス基板(701)の上に、下地酸化膜(702)として厚さ1000～3000Åの酸化珪素膜を形成した。この酸化珪素膜の形成方法としては、酸素雰囲気中でのスパッタ法やプラズマCVD法を用いればよい。

【0019】その後、プラズマCVD法やLPCVD法によってアモルファスのシリコン膜を300～1500Å、好ましくは500～1000Åに形成した。そして、500℃以上、好ましくは、500～600℃の温度で熱アニールを行い、シリコン膜を結晶化させた、もしくは、結晶性を高めた。熱アニールによって結晶化ののち、光(レーザーなど)アニールをおこなって、さらに結晶化を高めてもよい。また、熱アニールによる結晶化の際に特開平6-244103、同6-244104に記述されているように、ニッケル等のシリコンの結晶化を促進させる元素(触媒元素)を添加してもよい。

【0020】次にシリコン膜をエッティングして、島上の駆動回路のTFTの活性層(703)(pチャネル型TFT用)、(704)(nチャネル型TFT用)とマトリクス回路のTFT(画素TFT)の活性層(705)を形成した。さらに、酸素雰囲気中でのスパッタ法によって厚さ500～2000Åの酸化珪素のゲート絶縁膜(706)を形成した。ゲート絶縁膜の形成方法としては、プラズマCVD法を用いてもよい。プラズマCVD法によって酸化珪素膜を形成する場合には、原料ガスとして、一酸化二窒素(N₂O)もしくは酸素(O₂)とモノシリコン(SiH₄)を用いることが好ましかった。

【0021】その後、厚さ2000～6000Åのアルミニウムをスパッタ法によって基板全面に形成した。ここでアルミニウムはその後の熱プロセスによってヒロックが発生

するのを防止するため、シリコンまたはスカンジウム、パラジウムなどを含有するものを用いてもよい。そしてこれをエッチングしてゲート電極(707、708、709)を形成する。(図7 (A))

次に、このアルミニウムを陽極酸化する。陽極酸化によってアルミニウムの表面は酸化アルミニウム(710、711、712)となり、絶縁物としての効果を有する様になる。(図7 (B))

【0022】次に、Pチャネル型TFTの活性層を覆うフォトレジストのマスク(713)を形成する。そしてイオンドーピング法によってフォスフィンをドーピングガスとして燐を注入する。ドーズ量は $1 \times 10^{12} \sim 5 \times 10^{13}$ 原子/ cm^2 とする。この結果として、強いN型領域(ソース、ドレイン)(714、715)が形成される。(図7 (C))

次に、Nチャネル型TFTの活性層および画素TFTの活性層を覆うフォトレジストのマスク(716)を形成する。そして再びイオンドーピング法によってジボラン(B₂H₆)をドーピングガスとしてホウ素を注入する。ドーズ量は $5 \times 10^{14} \sim 8 \times 10^{15}$ 原子/ cm^2 とする。この結果として、P型領域(717)が形成される。以上のドーピングにより、強いN型領域(ソース、ドレイン)(714、715)、強いP型領域(ソース、ドレイン)(717)が形成される。(図7 (D))

【0023】その後、450～850℃で0.5～3時間の熱アニールを施すことにより、ドーピングによるダメージを回復せしめ、ドーピング不純物を活性化、シリコンの結晶性を回復させた。その後、全面に層間絶縁物(718)として、プラズマCVD法によって酸化珪素膜を厚さ3000～6000Å形成した。これは、窒化珪素膜あるいは酸化珪素膜と窒化珪素膜の多層膜であってもよい。そして、層間絶縁膜(718)をウエットエッティング法またはドライエッティング法によって、エッチングして、ソース/ドレインにコンタクトホールを形成した。

【0024】そして、スパッタ法によって厚さ2000～600Åのアルミニウム膜、もしくはチタンとアルミニウムの多層膜を形成する。これをエッチングして、周辺回路の電極・配線(719、720、721)および画素TFTの電極・配線(722、723)を形成した。(図7 (E))さらに、プラズマCVD法によって、厚さ1000～3000Åの窒化珪素膜(724)をバッシベーション膜として形成し、これをエッチングして、画素TFTの電極(723)に達するコンタクトホールを形成した。次に、スパッタ法で成膜した厚さ500～1500ÅのITO(インジウム錫酸化物)膜をエッチングして、画素電極(725)を形成した。そして、プラズマCVD法によって、厚さ2000Åの窒化珪素膜(726)を形成し、これをエッチングして層間膜とした。

【0025】最後に、スパッタ法によって厚さ2000Åのチタンかクロム膜を形成する。これをエッチングして画

素部ブラックマトリクス(727)を形成した。ここでは、ブラックマトリクスが最上層であるがITOとブラックマトリクスは逆でもよい。

【0026】次に、対向基板の製造方法について、図8を用いて説明する。図8に、実施例1における対向基板の工程断面図を示す。第二の絶縁基板としてガラス基板(801)の上に、カラーフィルタ(802)として厚さ1.6μmの赤のカラーレジストをスピナーを用いて塗布する。次に90℃の温度で乾燥し、露光、現像、水洗を行い、210℃の温度で乾燥する。それにより、第一の絶縁基板上に形成された、駆動回路部の全面、及び画素部のR(赤)領域に対向する、対向基板上の位置に、赤(R)のカラーフィルタが形成される。次に、同じ方法で、前工程により駆動回路の全面に対向する赤(R)を塗布した領域、及び画素部のG(緑)領域に対向する、対向基板上の位置に、厚さ1.4μmのG(緑)のカラーフィルタ(803)を形成する。次に、同じ方法で、前工程により駆動回路の全面に対向するG(緑)を塗布した領域、及び画素部のG(緑)領域に対向する、対向基板上の位置に、厚さ1.5μmのB(青)のカラーフィルタ(804)を形成する。その後、残差除去のためにO₂アッティングを行い、次にカラーフィルタを保護するための厚さ1.1μmのオーバーコート膜を形成する。最後に、スパッタ法で全面に厚さ500～1500ÅのITO(インジウム錫酸化物)膜を成膜して、画素電極(805)を形成する。

【0027】このようにして、画素部に対向する、対向基板上の位置には、個々の画素に対応した、R、G、Bの三色のカラーフィルタを設け、駆動回路部全面に対向する、対向基板上の領域には、R、G、Bの三種(三色)のカラーフィルタが重ねて設けられる。R、G、Bの三種(三色)のカラーフィルターを重ねると、可視光をほとんど通さなくなるため、視覚において黒表示となり、実質的な遮光膜を構成することができる。

【0028】次に、アクティブマトリクス型液晶表示装置の組立工程を以下に説明する。TFT基板、対向基板を洗浄し、薬液等を十分におとす。次に、配向膜をTFT基板、対向基板に付着させる。配向膜はある一定の溝が刻まれ、その溝にそって、液晶分子が均一に配列する。配向膜材料にはブチルセルソングかn-メチルピロリドンといった溶媒に溶媒の約10重量%のポリイミドを溶解したものを用いる。これをポリイミドワニスと呼ぶ。ポリイミドワニスはフレキソ印刷装置によって印刷する。

【0029】そして、TFT基板、対向基板の両基板に付着した配向膜を加熱、硬化させる。これをペークとよび、最高温度約300℃の熱風を送り加熱し、ポリイミドワニスを焼成、硬化させるものである。その後に配向膜の付着したガラス基板を毛足の長さ2～3mmのバフ布(レイヨン、ナイロン等の繊維)で一定方向にこすり、微細な溝をつくるラビング工程を行う。そして、TFT基

板もしくは対向基板のいずれかに、ポリマー系、ガラス系、シリカ系等の球のスペーサを散布する。スペーサの散布の方式としては純水、アルコール等の溶媒にスペーサをませ、ガラス基板上に散布するウエット方式と、溶媒を一切使用せずスペーサを散布するドライ方式がある。

【0030】その次に、TFT 基板の画素部の外枠に封止材を塗布する。封止材塗布にはTFT基板と対向基板を接着する役割と注入した液晶材が外部に流出するのを防ぐ目的がある。封止材の材料はエポキシ樹脂とフェノール硬化材をエチルセルソルブの溶媒に溶かしたもののが使用される。封止材塗布に2枚のガラス基板の張り合わせを行う。方法は約160℃の高温プレスによって、約3時間で封止材を硬化する加熱硬化方式をとる。次に、TFT 基板と対向基板を張り合せ、液晶注入口より液晶材をいれて、液晶材注入口を封止する。以上、述べたようにして本実施例の液晶表示装置は構成される。

【0031】【実施例2】図9に、本発明の第二の実施例であり、画素部のブラックマトリクスを構成する材料と、同じ材料を使用して駆動回路の配線材を形成する例を示す。すなわち、画素部のブラックマトリクスを構成するために形成した、チタンやクロム等の薄膜を、ブラックマトリクスのみならず、駆動回路の配線材として用いるものである。

【0032】この様にブラックマトリクスがTFT 基板に存在する場合、前述した様に駆動回路上には容量結合の発生を防ぐため、画素部のブラックマトリクスと同一材料の、チタンやクロムの薄膜を加工して、遮光膜を形成することはできない。しかし、チタンやクロムの薄膜を、駆動回路全体を覆うようにして設けるのではなく、容量結合が問題にならない程度に、駆動回路の一部を覆う程度に設けることは、何ら問題がない。チタンやクロムの薄膜は、高い導電性を有しているので、この膜を使用し配線材を形成することにより、駆動回路の多層配線化及び、素子密度の向上による面積の縮小が可能である。

【0033】図12に、インバーターチェーンの構成を示す。図12 (B) は、ブラックマトリクスを形成するために成膜されるチタンやクロム等の薄膜を、ブラックスマトリクスのみでなく、駆動回路の配線材に使用して、インバーターチェーンを構成した例を示す。図12 (A) に示すように、インバーターチェーンを他の配線が横切る場合、配線材を使用しない場合は、インバータとインバータの間に配線を通さなければならない。しかし、図12 (B) に示すように、ブラックマトリクスを形成する際に同時に配線材を形成し、これを用いてインバーターチェーンを横切る配線を形成することで、インバータに配線を重ねることができる。これにより、駆動回路の多層配線化、素子密度向上による、駆動回路の面積の縮小が可能となる。

【0034】【実施例3】図11に示すのは、本発明の第三の実施例であり、カラーフィルタを使用しない場合のTFT 基板の例である。一般に、三板式の液晶プロジェクタ等ではカラーフィルタを使用しない。この場合は、対向基板上に、通常の遮光膜を形成し、画素のブラックマトリクスと同一膜で駆動回路の配線材を形成することにより、駆動回路の多層配線化、素子密度向上による面積の縮小が可能となる。また、この例ではITO を最上層に形成した場合を示してある。

10 【0035】

【発明の効果】以上述べたように、本発明では、画素部の遮光膜としてブラックマトリクスを用いてTFT 基板上に設け、駆動回路部の遮光膜としてカラーフィルタR、G、Bを対向基板上の同一位置に三枚重ねて設けることにより、工程数を増やさないで開口率を向上させることができる。また、ブラックマトリクスと同じ膜を配線材として使うことにより、駆動回路の高密度化が可能である。

【図面の簡単な説明】

20 【図1】 アクティブマトリクス型液晶表示装置の断面図の一例を示す図

【図2】 アクティブマトリクス型液晶表示装置の第一従来例を示す図

【図3】 アクティブマトリクス型液晶表示装置の第一従来例の拡大図

【図4】 アクティブマトリクス型液晶表示装置の第一従来例の断面図

【図5】 アクティブマトリクス型液晶表示装置の第二従来例の断面図

30 【図6】 アクティブマトリクス型液晶表示装置の第三従来例の断面図

【図7】 本発明の低温ポリシリコンプロセスの工程断面図 (TFT 基板)

【図8】 本発明の対向基板の工程断面図

【図9】 本発明の第二の実施例を示す図

【図10】 カラーフィルタ (R, G, B) の分光特性を示す図

【図11】 本発明の第三の実施例を示す図

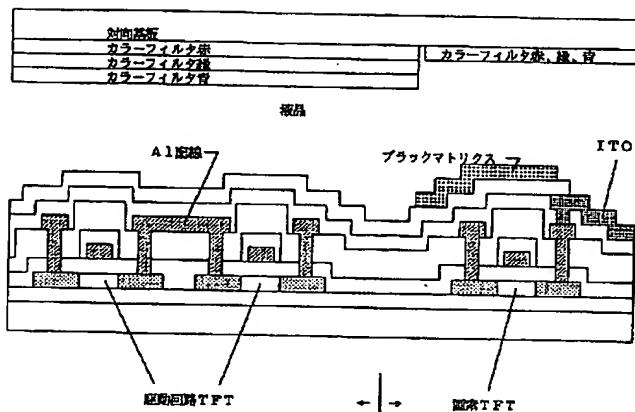
40 【図12】 本発明を使用した駆動回路のパターン例を示す図

【符号の説明】

| | |
|-----------|-------------------|
| 701 、 801 | ガラス基板 |
| 702 | 下地酸化珪素 |
| 703 ～705 | シリコン活性層 |
| 706 | ゲート絶縁膜 |
| 707 ～709 | Alゲート端子 |
| 710 ～712 | 陽極酸化膜 |
| 713 ～716 | フォトレジスト |
| 714 ～715 | 強いN型領域 (ソース、ドレイン) |

717 強いP型領域 (ソース、ドレイン)
 718、726 層間絶縁膜
 719～724 Al電極

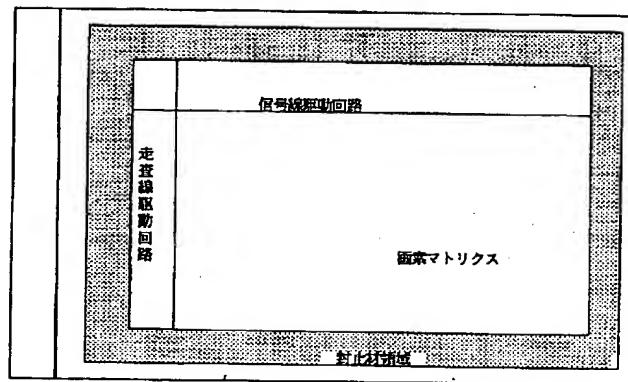
【図 1】



725
 727
 802～804

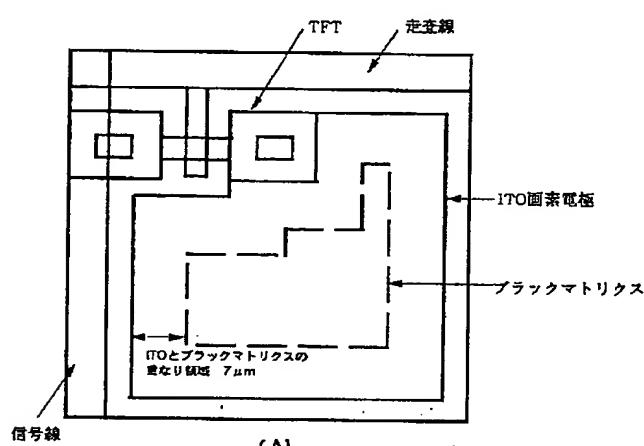
画素透明電極
 ブラックマトリクス
 カラーフィルタ

【図 2】

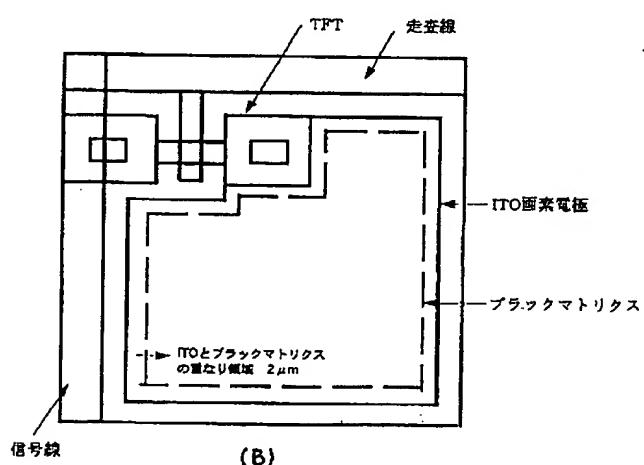


【図 4】

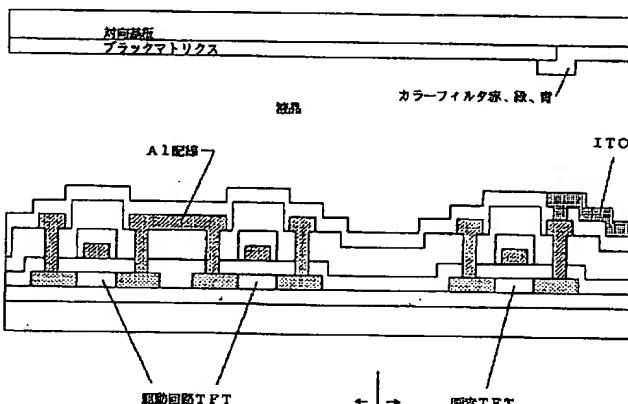
【図 3】



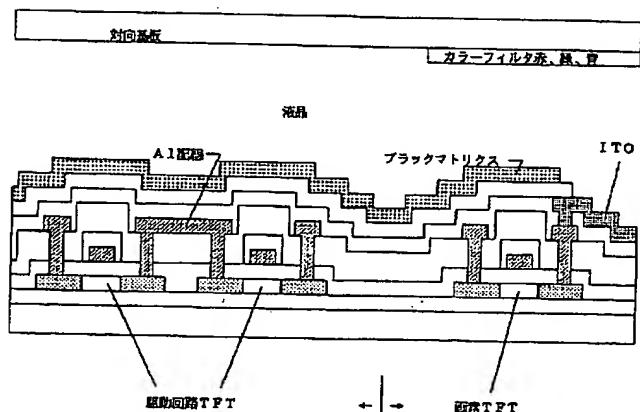
(A)



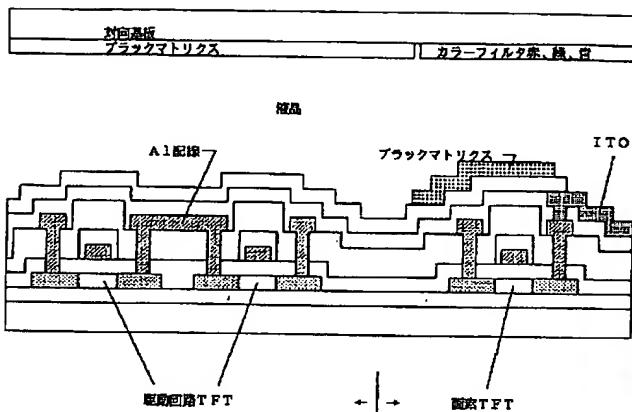
(B)



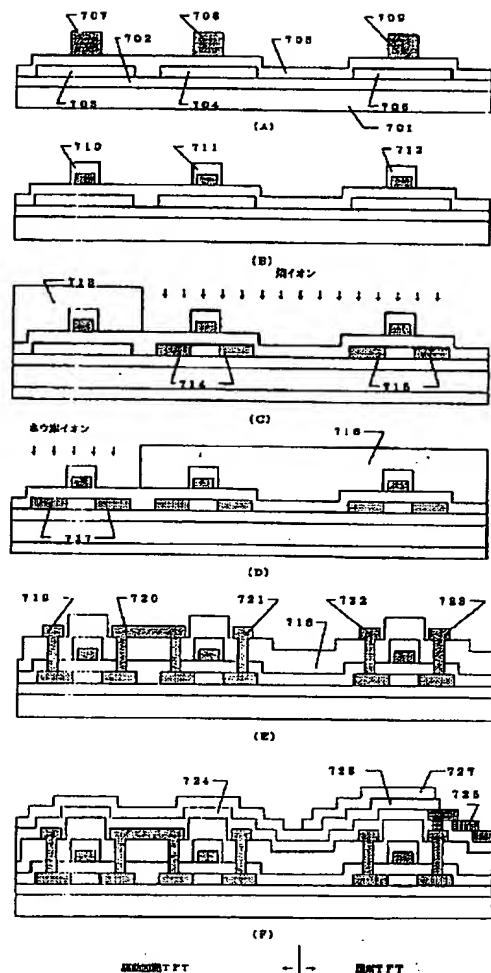
【図 5】



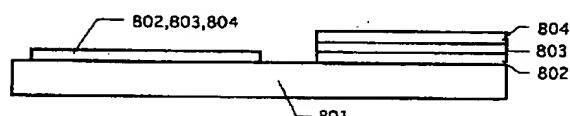
【図 6】



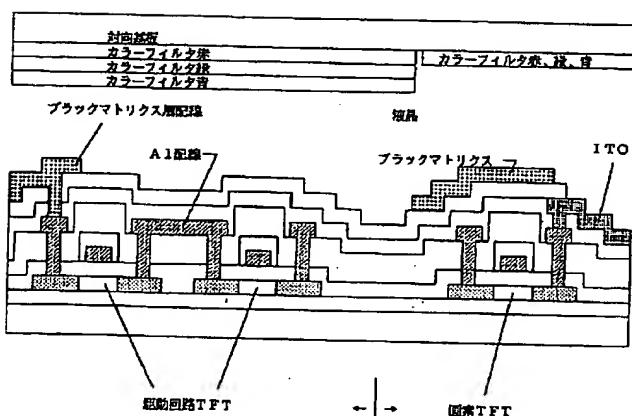
【図 7】



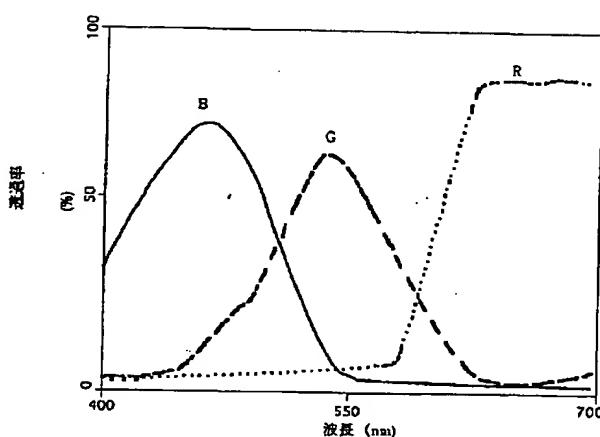
【図 8】



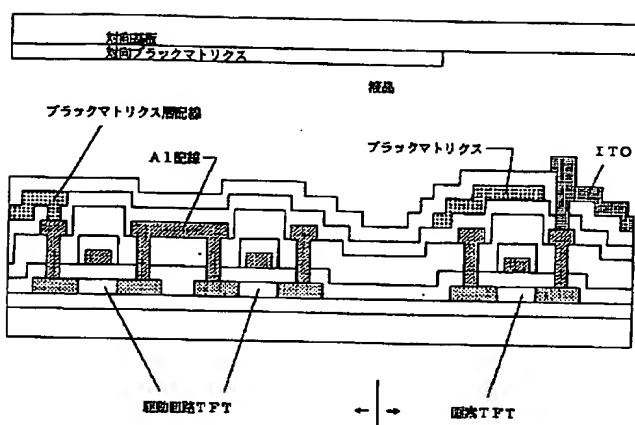
【図 9】



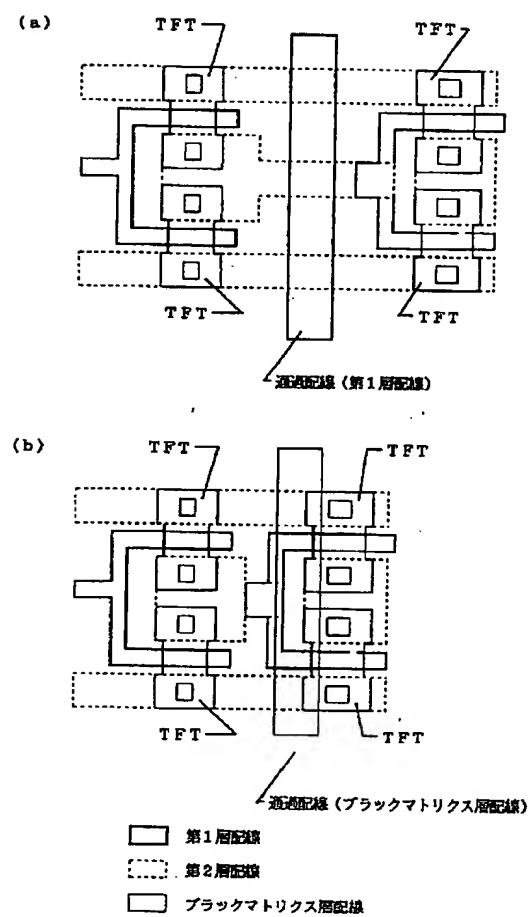
【図 10】



【図11】



【図12】



フロントページの続き

(72)発明者 納 光明

神奈川県厚木市長谷398番地 株式会社半
導体エネルギー研究所内

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.